

中華民國經濟部智慧財產局

INTELLECTUAL PROPERTY OFFICE
MINISTRY OF ECONOMIC AFFAIRS
REPUBLIC OF CHINA

11002 U.S. PTO

10/072937



02/12/02

茲證明所附文件，係本局存檔中原申請案的副本，正確無訛，
其申請資料如下：

This is to certify that annexed is a true copy from the records of this
office of the application as originally filed which is identified hereunder:

申請日：西元 2001 年 02 月 13 日
Application Date

申請案號：090103107
Application No.

申請人：億訊科技股份有限公司、億訊（美）科技股份有限公司
Applicant(s)

局長
Director General

陳明邦

發文日期：西元 2001 年 3 月
Issue Date

發文字號：09011004286
Serial No.

CERTIFIED COPY OF
PRIORITY DOCUMENT

申請日期	
案 號	
類 別	

A4
C4

(以上各欄由本局填註)

發明專利說明書

一、發明 名稱	中 文	快速乙太網路多重埠中繼器
	英 文	
二、發明 創作人	姓 名	高榮新(ROK KAO)
	國 籍	中華民國
	住、居所	美國加州 95070 塞拉托格克爾克蒙特路 20227 號
三、申請人	姓 名 (名稱)	① 億訊科技股份有限公司 (LITE-ON COMMUNICATIONS CORP.) ② 億訊(美)科技股份有限公司 (LITE-ON COMMUNICATIONS, INC.)
	國 籍	① ② 中華民國
	住、居所 (事務所)	① 新竹市科學工業園區展業一路 9 號 2 樓之 1 ② 美國加州 95035 密爾必達斯南山景道 736 號
	代 表 人 姓 名	① 宋恭源 ② 高榮新(ROK KAO)

四、中文發明摘要(發明之名稱：)

快速乙太網路多重埠中繼器

本發明裝置係合併了 IEEE 802.3 標準之第 27 項所述之中繼器功能和 100BASE-TX 之實體代碼子層 (Physical Code Sublayer, PCS) 與實體媒介附屬 (Physical Medium Attachment, PMA)。本發明之 FEMR 在 100 個接腳 PQFR 封包中提供四個埠，此提供的延展埠允許多重的 FEMR 串級，用以增加中繼器的總埠數，因此可把每個中繼器埠的總價減至最低，且在其串級裝置上不需外接邏輯電路，此外該裝置亦支援用於堆疊底板之內建式中繼器間 (built-in inter-repeater) 的延長。

英文發明摘要(發明之名稱：)

(請先閱讀背面之注意事項再填寫本頁各欄)

裝

訂

線

五、發明說明(1)

[發明之技術領域]

本發明係有關於一種速網資料裝置 (Networking Data Device)，更明確地說明，本發明是一種實施 IEEE 802.3 100BASE-TX 之快速乙太網路多重埠中繼器 (Fast Ethernet Multiport Repeater, FEMR)。

[發明背景]

乙太網 (Ethernet) 是一種使用於區域網路中的共同通訊標準，以分享電腦系統、印表機、數據機與其他資料裝置之間的資訊。傳統的乙太網路是操作於 10Mbps 的傳輸速率，而目前在連網的工業中大都已改採較高容量的 100Mbps 網路，但資料傳輸頻寬 (Data Transmission Bandwidth) 的增加隨之也造成新的訊息碰撞 (Message Collision) 問題，這些問題嚴格地限制了網路的區域與線長。

乙太網 (10-Mbps) 與快速乙太網 (100-Mbps) 都是利用一種工業標準方法來存取網路線的資料，稱為 CSMA (Carrier Sense Multiple Access)。該 CSMA 詳述了一乙太網資料裝置在接收網路資料時如何確認傳送之前網路線是閒置的 (idle)。

無論何時兩個或多個裝置同時傳送資料，稱為碰撞 (Collision) 的錯誤狀況就會發生。為了使資料裝置能夠從此狀況中重新回復，所以乙太網與快速乙太網規格包括了一種回復方式，稱為碰撞偵測 (Collision Detection)。

乙太網與快速乙太網規格限制網路線的長度與中繼

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

總

五、發明說明(2)

器的數量。這是由於從傳送資料裝置到接收資料裝置的訊息封包 (message Packet) 所能允許的最大傳遞延遲。而增加傳輸速率可強使在網路配置 (Network Configuration) 上的額外限制。因此，必需要具有增強的碰撞偵測能力方能改善傳輸性能，提供可靠的網路環境。

[發明概述]

本發明的主要目的係提供一種用於低價系統解決方案之快速乙太網多埠中繼器，以便實施 IEEE 802.3 100BASE-TX 之中繼器加上低價 100BASE-TX 之收發器裝置而不需 MII、在多重裝置延展上使用外接邏輯電路以及內建 LED 顯示電路，進而在網路中減少或消除有關於碰撞偵測的缺點與問題。

根據本發明的一種實施例，本發明裝置係合併了 IEEE 802.3 標準之第 27 項所述之中繼器功能和 100BASE-TX 之實體代碼子層 (Physical Code Sublayer, PCS) 與實體媒介附屬 (Physical Medium Attachment, PMA)。本發明之 FEMR 在 100 個接腳 PQFR 封包中提供四個埠，此提供的延展埠允許多重的 FEMR 串級，用以增加中繼器的總埠數，因此可把每個中繼器埠的總價減至最低，且在其串級裝置上不需外接邏輯電路，此外該裝置亦支援用於堆疊底板之內建式中繼器間 (built-in inter-repeater) 的延長。

本發明 FEMR 提供一接腳，用於在每一埠的三種狀態之顯示，分別是連結、動作與錯誤；一接腳，用於整體碰撞之狀況；以及五個接腳，用於做為利用 / 執行

五、發明說明(6)

(Utilization/Performance) 顯示。而其在驅動 LED 時不需外接邏輯電路。本發明裝置提供錯誤/故障 (Error/Fault) 偵測與網路利用/執行顯示係為了便於除錯 (Debugging) 與網路執行顯示，而無需管理軟體的支援。

[圖式之簡單說明]

圖一為本發明快速乙太網多重埠中繼器 (FERM) 的介面連接圖。

圖二為本發明 FERM 中繼器間之仲裁方式的連接圖。

圖三為本發明較佳實施例 FERM 串級與 LED 之方塊圖。

[發明之詳細說明]

本發明之快速乙太網多重埠中繼器 FERM 的設計提供了一低價系統的解決方案，以實施 IEEE 802.3 100BASE-TX 之中繼器結合上低價 100TBASE-TX 之收發器裝置而不需 MII、在多重裝置延展上使用外接邏輯電路以及內建 LED 顯示電路，而本發明 FERM 具有的延展性可透過一正在審查中繼路間底板介面之專利申請案來實施，本發 FERM 的內建式中繼器間底板介面僅需加上少許附加暫存器晶片，其堆疊底板 (Stackable Backplane) 可被輕易地且有經濟效益地加到本發明 FERM 上。

在本發明的較佳實施例中，FERM 被實施成為一晶片 (Chip) 或積體電路 (IC)，其介面信號連接如圖一所示。本發明 FERM 包含三組用於底板介面的基本信號群，分別是中繼器間 (inter-repeater) 資料與控制匯流排、底板請

五、發明說明(4)

求匯流排以及碰撞偵測控制信號。

在本發明的較佳實施例中，FEMR 實施中繼器間之底板介面的基本信號群的接腳數、I/O 與進一步的說明如表一所示。

信號名稱	接腳數	I/O	說明
IR_DATA[4..0]	5	雙向	不可編碼之 4B/5B 解碼於中繼器間之資料匯流排
IR_BP_CLOCK	1	雙向	中繼器間之底板脈衝, 25MHz
IR_DOE#	1	輸出	中繼器間之資料輸出可控制
IR_DIE#	1	輸出	中繼器間之資料輸入可控制
BR_REQ_OUT#	1	輸出	底板請求輸出, 動作低電位
BP_REQ_IN#[5..1]	5	輸入	底板請求輸入, 動作低電位
BP_COL_OE#	1	輸出	底板碰撞輸出可控制
BP_COL_OUT#	1	輸出	底板碰撞輸出, 動作低電位
BP_COL_IN#	1	輸入	底板碰撞輸入, 動作低電位

其中：IR=中繼器之間 (Inter-Repeater)

BP=底板

表一

IR_DATA[4..0]為一雙向資料路徑，其允許多重 FEMR 堆疊單元到每一個中繼器間之資料，每一 FEMR 堆疊單元可輸出已解碼之 4B/5B 密碼資料在 IR_DATA 匯流排上，但在這之前，其必需對於二個連續的 IR_BP 脈波成功地驅動 BP_REQ_OUT# 動作；而不用經常接收任何動作 BP_REQ_IN#[5..1]之信號；除此之外，一中繼器底板碰撞

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

總

五、發明說明 (5)

將會發生，在 IR_DOE#被驅動動作之後，IP_DATA[4..0] 匯流排將為一有效的脈波。多重 FEMR 堆疊單元可接收中繼器間資料，不論這些單元的任一 BP_REQ_IN#[5..1]之信號動作如何。IR_BP 脈波之負緣觸發會使 IR_DATA[4..0] 被鎖住。

IR_BP_CLOCK 為一雙向 40ns 25MHz 之脈波，除了 IR_BP_CLOCK 以外，其和 IR_DATA[4..0]有相同功能之說明，在 IR_DOE#動作後就將開始觸發。

IR_DATA[4..0]有相同功能之說明，在 IR_DOE#動作後就將開始觸發。

IR_DOE#為驅動動作低電位，無論其任何 FEMR 堆疊單位允許驅動 IR_DATA[4..0]與否。

IR-DIE#為驅動動作低電位，無論其任何 FEMR 堆疊單位可從其它 FEMR 堆疊單元接收 IR_DATA[4..0]與否。

BP_REQ_OUT#的使用為藉由 FEMR 堆疊單元以請求獲得 IR_DATA[4..0]匯流排。此 BP_REQ_OUT#信號為連接到其它所有沿著串級鏈之 FEMR 堆疊單元，其只連接 BP_REQ_IN#[5..1]之一信號在每一 FEMR 堆疊單元上。如果 FEMR 堆疊單元想要透過中繼器間之匯流排來重覆封包，其必須成功地用二個連續的 IR_BP 脈衝來驅動此信號動作在低電位。在此期間如果其任何 BP_REQ_IN#[5..1]信號動作，則中繼器間之底板將會發生碰撞（此系統方塊圖請參考圖二所詳述之 BP_REQ_OUT#連接到多重 FEMR 堆疊單元）。

（請先閱讀背面之注意事項再填寫本頁）

裝

訂

總

五、發明說明(6)

BP_REQ_IN#[5..1]為底板請求輸入。只有一信號在每一 FEMR 堆疊單元動作，除此之外，中繼器之底板將會發生碰撞。當任何一 BP_REQ_IN#[5..1]動作時，REMR 堆疊單元將開始透過 IR_DATA[4..0]流排來接收資料（此系統方塊圖請參考圖二所詳述之 BP_REQ_IN#[5..1]連接到多重 FEMR 堆疊單元）。

BP_COL_OE#為一輸出，其可控制一外部開放集流暫存器之信號。無論 FEMR 堆疊單元有無在 BP_REQ_OUT#動作期間感測在 BP_REQ_IN#[5..1]信號，其將導致一中繼器間之底板藉由驅動此信號動作來發生碰撞，用以允許 BP_COL_OUT#信號透過底板撞匯流排來傳播。

BP_COL_OUT#其無論 FEMR 堆疊單元有無透過 BP_REQ_OUT#及 BP_REQ_IN#信號來偵測碰撞情形，其驅動動作為低電位。此信號和 BP_COL_OE#對應操作。

BP_COL_IN#為一底板碰撞信號，無論任何 FEMR 堆疊單元感測此信號動作與否，其知道有一中繼器間之底板撞的發生。

本發明 FEMR 所實施中繼器間之底板介面完全不同於習知區域網路連網中繼器所實施的底板介面，而考量其他底板介面所實施的方案，本發明 FEMR 的傳輸已實現了共通的堆疊底板；FEMR 在中繼間之資料被允許送出到中繼器間之資料匯流排（IR_DATA）之前，其對於信號聯繫（handshaking）都需要一些 REQUEST 和 ACKNOWLEDGE 信號的排序。因為 REQUEST 和

（請先閱讀背面之注意事項再填寫本頁）

裝
訂
線

五、發明說明(7)

ACKNOWLEDGE 信號的溝通，會使中繼器間封包開始 (star-of-packet) 之等待時間及碰撞擁擠之傳播延遲時間不能進一步降低到一最佳的狀況。本發明 FEMR 中實施一更有效率的仲裁方法 (Arbitration Scheme)，其對於仲裁中繼器之資料匯流排不需任何的確認溝通訊號，取而代之，在中繼器底板匯流排請求 (BP_REQ) 間，使用平行偵測架構，以減少在中繼器間底板匯流排中資料傳播的延遲。本發明每一 FEMR 具有一底板請求輸出信號 (BP_REQ_OUT#) 以及有五個底板請求輸入信號 (BP_REQ_IN[5..1]#)。基於這六個仲裁信號，共且六個 FEMR 堆疊單位可被堆疊在一起；而且額外的底板請求輸入信號可能堆疊超過六個 FEMR 堆疊單位在一起。

請參考圖二所示，本發明 FEMR 的中繼器間之仲裁方法連接工作如下所述：

1. 無論任何一 FEMR 堆疊單元想要請求取得中繼器間資料匯流排與否，其必須驅動 BP_REQ_OUT# 信號動作，基於堆疊底板連接在一起之技術，剩餘之 5 個 FEMR 堆疊單元可平行地偵測到提出請求 FEMR 單元之請求動作信號。

2. 一旦 FEMR 堆疊單元偵測到請求動作信號，其將透過中繼器間之資料匯流排而開始從該提出請求的 FEMR 單位接收出現的資料。

3. 無論何時其 BP_REQ_IN[1..5] 之任一信號在同一時間亦請求動作，每一 FEMR 堆疊單位對於中繼器間之資料

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

五、發明說明(8)

匯流排將會退回其請求。當發生一底板碰撞時，其餘的 FEMR 堆疊單位將經由底板碰撞匯流排來偵測到此一碰撞的發生。

本發明 FEMR 基於此一專有的仲裁方法，無需確認信號用來獲得中繼器底板資料匯流排，這將大大地降低封包開始的等待時間與碰撞擁擠的傳播延遲時間，使得本發明 FEMR 在中繼器間堆疊底板的資料轉換更為有效率。

本發明 FEMR 裝置在底板串級上不外接於邏輯電路，而提供四個 100BASE-TX 埠、一區域中繼器間串級埠以及一堆疊底板埠，此外，本發明 FEMR 裝置遵從了 IEEE 802.3 100BASE-TX 之第 24、27 項裡所定義之中繼器基本功能之整體集合，所以對於簡單且低價的除錯及整體網路執行顯示可不用網路管理軟體的支援而獲得錯誤 (Error) 和利用 (Utilization) 顯示的附加特徵，因此，本發明 FEMR 裝置可進行的處理與達到的功能如下所示：

1 中繼器功能

如果中繼器之單一埠在它的接收線上感應到一有效封包的開始，本裝置將傳送其所接收的資料到所有其它可用的網路埠上。此中繼器資料也將被提供在 IRD 線上，以利多重 FEMR 裝置中繼器之應用。

2 信號再生

當重傳一個封包時，此 FEMR 裝置保證其發出的封包遵從以 FSD 為前提之結構，電壓大小及時間特性下之 802.3 的規格。

(請先閱讀背面之注意事項再填寫本頁)

裝
訂
線

五、發明說明(9)

3 接收不清之保護處理

(Receiver Jabber Protection)

FEMR 晶片提供一可接收不清楚之處理，用以保證其網路因長時期大量資料封包的傳送。如果 FEMR 已連續地傳送超過 65536 位元時間時，則此保護處理將自動地中繼其傳送與接收。

4 碰撞處理

FEMR 晶片提供一碰撞偵測及 80.2.3 規格記載之響應。一多重 FEMR 裝置中繼器的實施也可遵從藉由延展埠狀態傳輸之 802.3 規格。更明確地說，在 802.3 規格之第 27 項詳細記載中，一中繼器基於一個或多個 FEMR 之裝置將可正確地處理其傳送碰撞及(one-port-left)碰撞情形。

5 自動分割/重新連接處理

在大量的碰撞期間或碰撞次數的情形下，本發明 FEMR 可分割任何埠。FEMR 仍然將傳送資料封包給一已分割埠，但不會在已分割埠之接收者上反應動作。一旦此埠遇到特定指示良好狀態埠之基準時，其將監控此埠且重新連接。此重新連接之基準在 802.3 標準中有詳細記載。除了重新連接演繹法之標準外，FEMR 也提供一強健性較佳之分割功能的選擇，每一埠被各別地分割及/或重新連接。如果被偵測到有 60 次連續碰撞，則 FEMR 裝置網路埠將使其埠分割。當發生下列情形時 FEMR 將重新連接其已被分割之埠：

a.當藉由已分割埠之資料封包的傳送或接收時間長於

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

結

五、發明說明 (6)

128 位元時間（正常時）而沒有發生碰撞時；或

b. 在電源重置的情形下。

6 連結監控處理

當 100-BASE-X PMA 需要保證可靠的網路傳輸連接時，此連結監控功能會被實施。

依照實體層裝置之信號偵測，實施於 FEMR 一連結監控狀態之狀態機（State machine）可控制此向上連結或向下連結狀態。

7 載波完整監控處理

每一 PMA 中繼器包含一自我中斷能力，以預防其到達中繼器單元及因而傳送到網路之區段的誤傳載波動作。PMA 界面將連續的計數錯誤的載波事件，當此錯誤載波計數超過 FCC 所限制的值或一錯誤載波事件期間超過錯誤_載波_計數器之界限時，連結不穩定情形將被偵測到。

8 錯誤載波偵測及無效符號接收處理

每一 PMA 層可偵測到一錯誤載波，此載波為一適當之資料流界定符號（JK）之開始。每一 PCS 層可偵測到無效符號群，此符號群在 100BASE-X 內不為有效之符號，且為任何資料架構不適當之資料流界定符號之結束（TK）。此二項偵測結果在中繼器接收錯誤情形及傳輸錯誤狀態符號（H）內。

9 延展功能

本 FEMR 支援二項延展埠。一區域延展埠用以串級在

（請先閱讀背面之注意事項再填寫本頁）

裝

訂

44

五、發明說明 (1)

面板上之裝置；另一底板延展埠用以串級一可堆疊底板之堆疊面板。區域延展埠提供一個請求輸出 (LREQO) 給中繼器間匯流排使用 (IRD[4..0])、6 個從其它區域串級裝置之請求輸入以及一個用於碰撞傳播之開啟收集雙向接腳。如果只有本身請求傳輸時，此內建於 FEMR 晶片中的仲裁方法將產生匯流排可寫入信號。如果匯流排有超過一個以上之請求時在，碰撞情況其將產生碰撞信號給內部電路。如果此裝置偵測到內部碰撞，或者在同一時間內裝置有一個埠以上在接收時，將強迫該開啟收集雙向接腳變為低電位，此裝置也監控該接腳用以偵測中繼器間之碰撞狀態，在每一串級裝置上及所有傳輸狀態只有通過一個 I/O 時，匯流排可寫入之偵測及不相容/碰撞之偵測會同時發生，其所花費的延遲時間，僅為判決之規則性請求/確認仲裁型態所花時間的一半。底板延展埠提供一底板請求輸出 (BREQO) 給中繼器間匯流排使用 (IRD[4..0]) 與 6 個其它底板堆疊面板上之底板請求輸入，如果只有本身請求傳輸時，則此底板延展埠仲裁電路將 OR 所有區域裝置請求 (LREQS) 當作 BREQO 於底板上，並且產生匯流排可寫入之信號。如果匯流排有超過一個以上之底板請求 (BREQ) 時，其將在內部電路上產生碰撞之不相容信號。此區域偵測不相容/碰撞狀態也可往內傳播到底板延埠，因此整個底板裝置形成一信號碰撞區域。在中繼器間之匯流排，其匯流排請求之平行偵測，降低了資料傳播的延遲，因此降低了封包開始的等待時間及碰撞擁擠之傳播延

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

山

五、發明說明 (2)

遲。

10 LED 顯示功能

本 FEMR 裝置提供每一埠一接腳做為連結/動作的 LED 顯示及每一埠一接腳做為錯誤狀態之 LED 顯示，並且也提供一接腳做為碰撞狀態之整體顯示。此連結狀態藉由 LED 之靜態電流來顯示，且動作狀態藉由 LED 之瞬間電流來顯示。FEMR 亦在網路利用/執行狀態上有額外之 LED 顯示能力，提供 5 個接腳用以驅動利用/執行的 LED，以指示所有的利用及裝置的執行，LED 的特徵讓使用者十分便利且提供低價方式的電纜線錯誤除錯，以網路流量之顯示可不用軟體管理支援。

請參考圖三，為本發明較佳實施例之應用，顯示 FEMR 串級與 LED 之方塊圖。根據本發明此一實施例，可輕易地藉由串級本發明 FEMR 晶片與連 LED 而達到一個比 144 埠 (4 埠/晶×6 晶片/面板×6 面板/底板) 還要多的中繼器以及簡單的管理狀態顯示，並且對於裝置串級或者 LED 顯示不需要外接邏輯電路。

[發明功效]

根據本發明所實施的快速乙太網多重埠中繼器 FEMR，可獲致以下多項特徵

- ◎ 遵從 IEEE 802.3 100BASE-TX 中繼器單元規格；
- ◎ TTL/CMOS 在單電源電壓 5V 下，其介面是一致的；
- ◎ FEMR 的延遲等待時間低可被用在類別 I 及類別 II 之中繼器應用；

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

始

五、發明說明(3)

◎對於區域串級或堆疊底板延展之中繼器間的埠中繼器，其延展可到達 12 埠面板有超過 6 個堆置的 72 埠或是 24 埠面板有超過 6 個堆置的 144 埠；

◎用在晶片彈性緩衝器上；

◎當收到不清楚的自我中斷能力時，用以抑止長時期不合法地資料接收；

◎每一埠可被分割以反應其大量的碰撞或者故障的情況；

◎錯誤載波事件之載波完整監控可用來避免不穩定之網路；

◎從 PHY 裝置之信號層次連結狀態監控，用以連續的傳送連結；

◎載波的錯誤偵測，無效的符號接收及藉由傳送錯誤符號以報知錯誤的狀態；

◎對於每一個埠能提供連結、動作 LED，及整體碰撞 LED；

◎對於每一個埠能提供接收錯誤 LED 顯示，使其容易除錯；

◎提供網路利用/執行的 LED 顯示而不用軟體管理支援。

formosa\德訊\申請\說明書\99P0213

六、申請專利範圍

1. 一種多重埠中繼器，使用於快速乙太網（100-Mbps）的資料傳送，其實施的中繼器間之底板介面信號包含：
中繼器間（inter-repeater）資料與控制匯流排、底板請求匯流排以及碰撞偵測控制信號，其中前述底板請求匯流排包含一請求輸出信號與至少一請求輸入信號，藉以實施多重中繼器堆疊單元的堆疊底板，前述多重埠中繼器仲裁中繼器堆疊單元的連接為：
 - a. 由前述請求輸入信號平行地偵測任何一中繼器堆疊單元提出請求取得中繼器間資料匯流排時，驅動其請求輸出信號；
 - b. 一旦取得中繼器間資料匯流排，將透過該中繼器間資料匯流排而開始從該提出請求的中繼器堆疊單元接收出現的資料；
 - c. 無論何時其任一前述請求輸入信號在同一時間亦偵測請求動作，將會退回每一中繼器堆疊單位對於中繼器間資料匯流排的請求；當發生一底板碰撞時，其餘的中繼器堆疊單位將經由前述底板碰撞匯流排來偵測到此一碰撞的發生。
2. 如申請專利範圍第1項所述之多重埠中繼器，提供一區域延展埠，用以串級在面板上之裝置；以及一底板延展埠，用以串級一可堆疊底板之堆疊面板。
3. 如申請專利範圍第2項所述之多重埠中繼器，其中前述區域延展埠提供一請求輸出信號給中繼器間資料匯流排使用、至少一來自其它區域串級裝置之請求輸入信號

（請先閱讀背面之注意事項再填寫本頁）

裝
訂
線

六、申請專利範圍

以及一用於碰撞傳播之開啟收集雙向接腳；如果只有本身請求傳輸時，則前述仲裁方式將產生匯流排可寫入信號；如果有超過一個以上之請求傳輸時，在碰撞情況其將產生碰撞信號給內部電路。

4. 如申請專利範圍第 2 項所述之多重埠中繼器，其中前述底板延展埠提供一底板請求輸出信號給中繼器間資料匯流排使用，以及至少一其它底板堆疊面板上之底板請求輸入信號；如果只有本身請求傳輸時，則前述仲裁方式將 OR 所有區域裝置請求，並且產生匯流排可寫入之信號；如果有超過一個以上之底板請求時，其將在內部電路上產生碰撞之不相容信號，此區域偵測不相容/碰撞狀態也可往內傳播到底板延展埠，因此整個底板裝置形成一信號碰撞區域。
5. 如申請專利範圍第 1 項所述之多重埠中繼器，提供每一埠一接腳做為連結/動作的 LED 顯示及每一埠一接腳做為錯誤狀態之 LED 顯示，並且也提供一接腳做為碰撞狀態之整體顯示。

(請先閱讀背面之注意事項再填寫本頁)

裝
訂
線

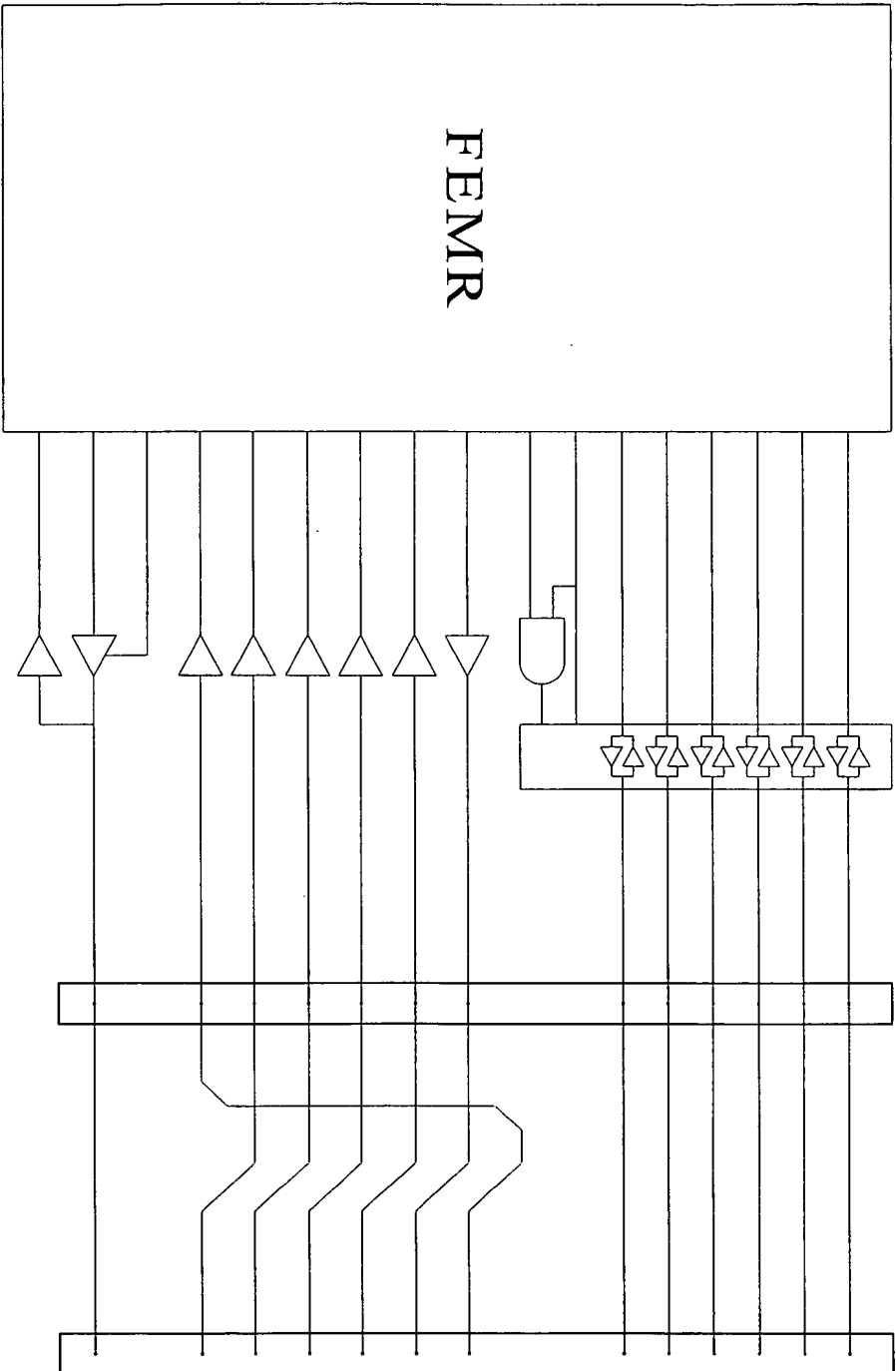


圖 1

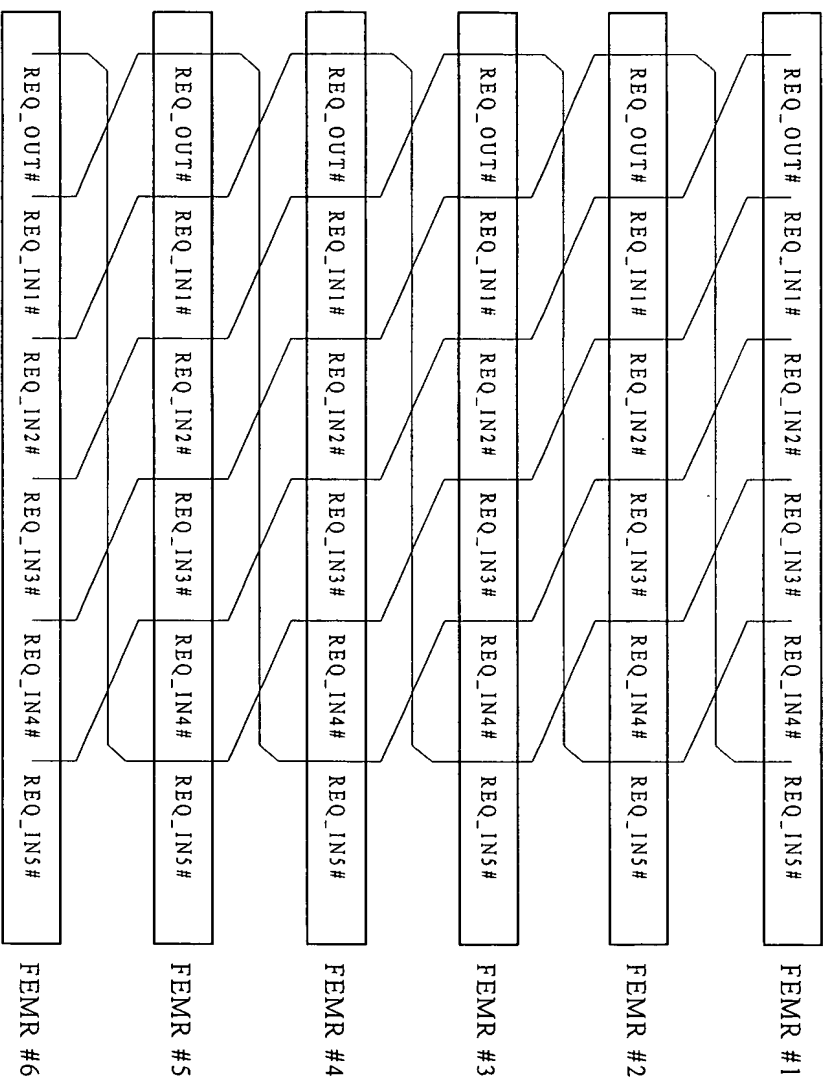
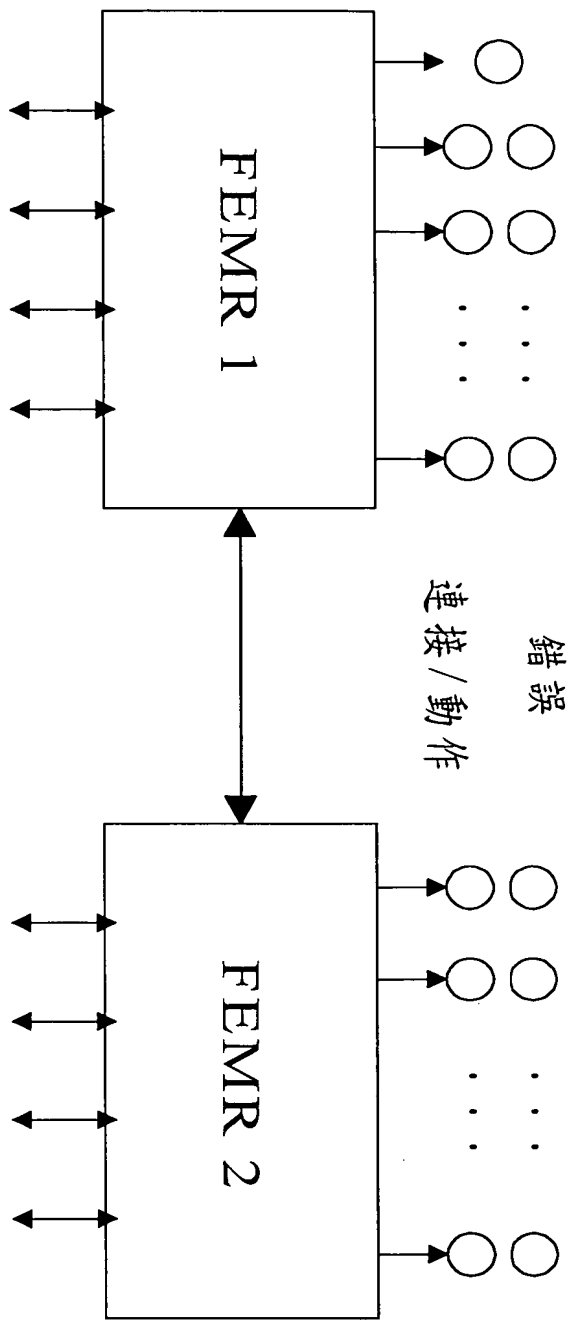


圖 二



錯誤
連接 / 動作

圖 三